



## SDSoC 开发环境

### 前言

随着智能系统的进步和“物联网”的发展，以及人与物之间互联互通的增强，大多数新产品现在均采用了基于 SoC 的开发平台。此类平台便于企业以更快的速度将产品推向市场，提高系统级效率，而且最重要的是便于实现持续的创新和产品差异化。

为实现投资回报最大化，设计团队必须精心选择实现产品差异化的方法，同时还必须满足日益增长的市场需求和严苛的成本目标要求。真正的平台差异化依赖于新的软件特性与新的硬件特性的组合。鉴于加速产品上市这一要求实际上在各层面均存在差异化，因此需要工具和环境能够在不影响架构和性能的条件下，用传统 ASSP 编程环境所拥有的完整性和易用性实现软硬件的差异化。

就当前的硬件差异化而言，许多平台开发人员使用 FPGA 实现任意 (Any-to-Any) 互连。其中的可编程逻辑用于将平台的处理器连接到 PCIe<sup>®</sup> 和以太网等标准接口上。此外，许多系统也将 FPGA 作为用于实现关键功能和算法加速的协处理器。与在标准处理器上运行相比，可编程逻辑的并行架构可提供高达 100 倍以上的性能优势。

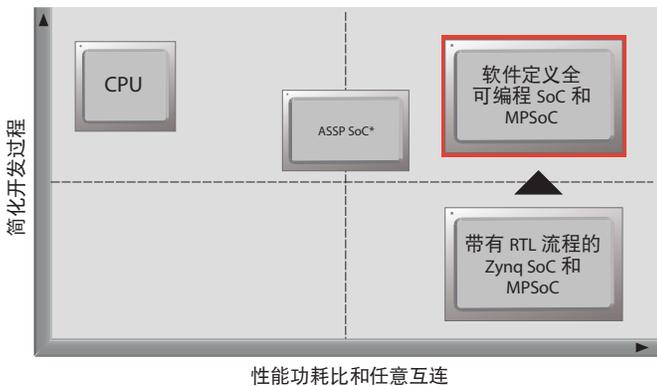
2011 年推出的 Zynq<sup>®</sup>-7000 全可编程 SoC 和目前新推出的 Zynq UltraScale+<sup>™</sup> MPSoC，分别采用先进的 28nm 工艺节点和 16nm 工艺节点，将强大的 ARM<sup>®</sup> 处理系统和可编程逻辑完美结合在了一起。随着这两款产品的问世，赛灵思现可提供完全取代传统处理器和特定领域专用 SoC 的业经验证的替代产品。Zynq SoC 和 MPSoC 能够在降低材料清单成本的同时提升系统性能并降低系统功耗。

## 赛灵思 SDSoC 开发环境介绍

Zynq SoC 和 MPSoC 与软件工程师和 FPGA 硬件工程师共同组成的设计团队可谓天合之作。但其对于硬件资源有限或欠缺的团队来说，使用起来很有难度，因为需要具备 RTL (VHDL 或 Verilog) 开发专业知识才能充分发挥该器件的优势。为解决这一难题，让更多的设计团队能够利用 Zynq 器件的优势，赛灵思推出了一种全新的 C/C++ 开发环境 SDSoC™。SDSoC 开发环境是赛灵思 SDx™ 系列开发环境的第三大成员，能够让更广泛的嵌入式软件开发人员发挥软硬件“全可编程”器件的威力。

### SDSoC 带来的软件定义机遇

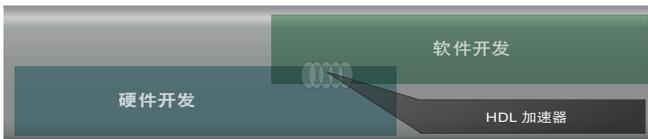
C/C++ 环境提供类似 ASSP 的编程体验



\* 重点领域 (例如图像 / 视频、SDR 等)  
注: 软件可编程器件往往与 FPGA 结合使用, 以实现连接和协处理功能

SDSoC 开发环境可通过两种方式加速 Zynq SoC 和 MPSoC 开发进程。第一种是，软件开发人员借助赛灵思平台、第三方平台或最终用户平台，可以比使用传统硬件 / 传统软件开发流程更快地启动开发。第二种是，SDSoC 可以消除在将可编程逻辑用作软件加速器时软件团队和硬件团队之间常发生的反复变更，真正加速整体系统开发进程。

### 传统开发进度



### 软件定义开发进程



- 借助第三方平台和最终用户平台，立即启动软件开发。
- SDSoC 可提供类似 ASSP 的开发体验、系统级的特性描述和全系统优化的编译器，从而帮助软件开发人员为 C/C++ 功能提速

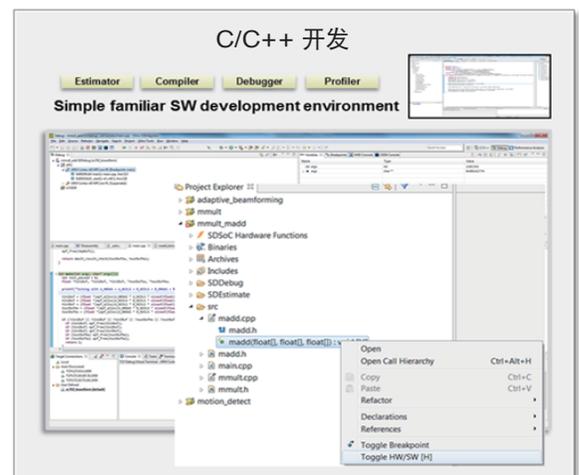
SDSoC 开发环境可提供高度简化、类似 ASSP C/C++ 的编程体验，包括简便易用的 Eclipse 集成设计环境 (IDE) 和用于异构 Zynq 平台部署的综合开发平台。SDSoC 配有业界首款 C/C++ 全系统优化的编译器，可提供系统级的特性描述、可编程逻辑内自动软件加速、自动系统连接生成，以及用于加快编程速度的各种库。此外，SDSoC 还可为客户和第三方平台开发人员提供专门的流程，以便在 SDSoC 开发环境中使用这些平台。

## SDSoC 开发环境



## 类似 ASSP 的编程体验

SDSoC 可供系统和嵌入式软件开发人员使用，其提供的 Eclipse IDE 可用于开发运行于裸机或 Linux 和 FreeRTOS 等操作系统上的 C/C++ 应用。SDSoC 可用于开发各种完整的异构多处理系统，包括运行在 ARM/NEON 处理器上的软件和可编程逻辑中的软件加速器，还能将现有的 HDL IP 模块反复用作 C 语言可调用的库。与传统的单独以硬件为中心的流程和以软件为中心的流程不同，这两种流程可能会导致开发延迟、系统架构与性能的不确定性，而 SDSoC 在开发人员熟悉的嵌入式框架中实现快速系统特性描述和可编程逻辑软件加速。



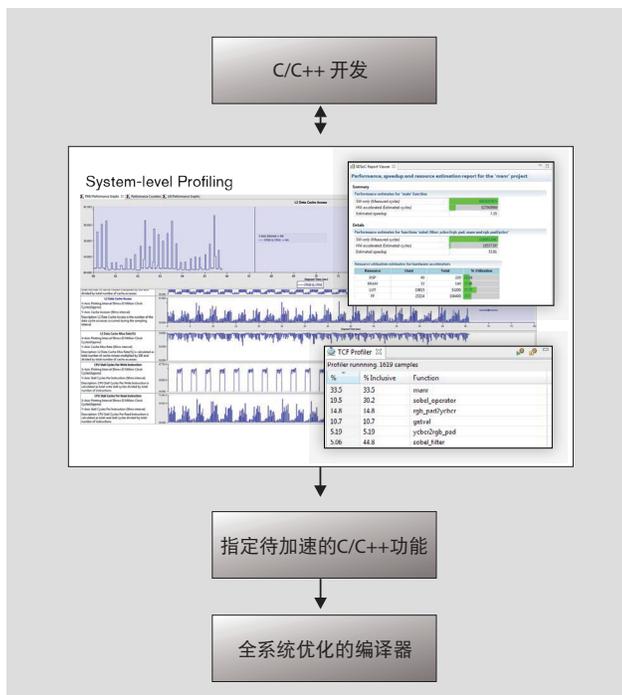
这款简便易用的 IDE 可提供项目创建向导，供用户选择目标平台和操作系统，并使用模板创建功能齐全的 SDSoC 项目，作为构建自己应用的起点。

此外，SDSoC 还可为软件团队提供简单的 GUI 选项，用于选择在可编程逻辑中加速的功能。SDSoC 编译器将生成准备在目标平台板上运行的所有必备硬件和软件。

## 系统级的特性描述

以赛灵思软件开发套件 (SDK) 目前提供的高级软件特性描述为基础，SDSoC 增添了系统级特性描述，用于快速系统 (软 / 硬件) 性能估算。此外，还能快速生成并探索系统级架构，以实现最佳总体系统性能与功耗。

### 系统级的特性描述



SDSoC 采用基于 PC 采样的非侵入式编译器和标准的 GPROF 编译器，能帮助用户配置其自身软件应用，以识别占用时间最多且适用于硬件加速的功能。

此外，SDSoC 还增添了快速系统 (软 / 硬件) 性能和器件利用率估算功能，能够迅速完成系统级架构探索，以实现最佳性能、资源利用率和功耗。用户可在可编程逻辑中设定待加速的功能，而且 SDSoC 还能调用 C/C++ 代码来报告软件周期、硬件周期、数据传输估算、总体应用加速以及硬件资源利用率等情况。

充分利用基于平台的性能估算流程，软件开发人员能够在数分钟内迅速估算出将一项或多项软件功能转移到硬件中用于加速所产生的性能影响，而实际的硬件生成则需要一小时甚至更长时间。

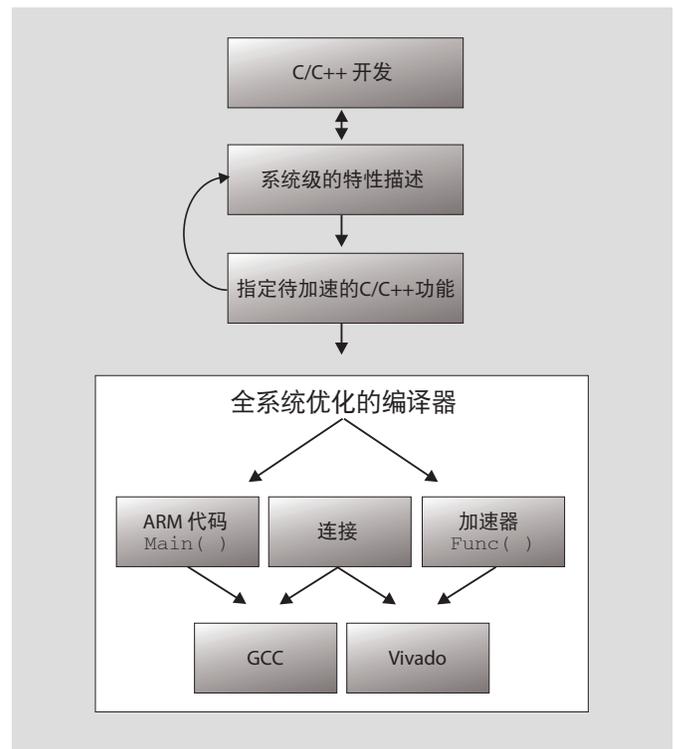
在目标平台上，SDSoC 使用由 ARM CPU 提供的性能计数器，同时自动插入 AXI 性能监控器 (APM) 到可编程逻辑中以采集硬件性能数据，可为缓存、存储器、软件加速器和总线利用率提供自动性能测量。运行在平台上的软件可采集性能数据，SDSoC 就使用该数据帮助识别系统中的性能瓶颈。这种快速的性能反馈能实现最佳代码分区，以满足系统级性能和功耗需求，同时将开发流程缩短数周时间。

## 全系统优化的编译器

SDSoC 还具有针对 ARM 处理系统和可编程逻辑的全系统优化的编译器。SDSoC 旨在帮助系统架构师和软件团队使用 “golden C/C++ source”，通过生成最佳系统连接，快速完成宏架构和微架构的配置。这样既能得到最佳系统连接和存储器接口，还能快速完成设计空间探索，便于开发人员综合权衡性能、吞吐量、时延，同时保持较短的设计迭代时间。

该编译器充分利用基础的高层次综合编译器技术，已有逾千名编程人员使用该技术生成了基于 C/C++ 的高性能 IP。将该编译器与链接器结合使用，并基于目标平台以及在可编程逻辑中生成的用户指定的自动软件加速功能，将程序转换到完整的软硬件系统中。

### 全系统优化的编译器



## 企业总部

赛灵思公司  
2100 Logic Drive  
San Jose, CA 95124  
USA  
电话: 408-559-7778  
china.xilinx.com

## 欧洲

Xilinx Europe  
One Logic Drive  
Citywest Business Campus  
Saggart, County Dublin  
Ireland  
电话: +353-1-464-0311  
china.xilinx.com

## 日本

Xilinx K.K.  
Art Village Osaki Central Tower 4F  
1-2-2 Osaki, Shinagawa-ku  
Tokyo 141-0032 Japan  
电话: +81-3-6744-7777  
japan.xilinx.com

## Asia Pacific Pte. Ltd.

Xilinx, Asia Pacific  
5 Changi Business Park  
Singapore 486040  
电话: +65-6407-3000  
china.xilinx.com

## 印度

Meenakshi Tech Park  
Block A, B, C, 8th & 13th floors,  
Meenakshi Tech Park, Survey No.  
39  
Gachibowli(V), Seri Lingampally (M),  
Hyderabad -500 084  
电话: +91-40-6721-4000  
china.xilinx.com

基于程序语法、程序分析、调度安排、系统连接的特性化硬件建模, SDSoC 能在可编程逻辑中生成用于软件的加速器。SDSoC 充分利用平台的板支持包 (BSP)、目标软件加速功能、IP 和优化库及系统连接生成功能, 构建设计的可编程逻辑部分。该编译器可自动把系统编译为完整的软硬件系统, 包括用于可编程逻辑的比特流和用于配置目标平台的 ARM 处理系统 ELF 文件。

可编程逻辑中每个加速功能都可以作为独立的线程运行。SDSoC 可生成与之同步和保存原始程序语义所需的软硬件组件, 同时可实现任务级的并行和用流水线实现的通信和计算, 以获取高性能。

C/C++ 应用源码可包含多个加速功能, 特定功能的多个实例以及对主程序各不同部分中的加速器功能的调用。为获得最佳性能, SDSoC 还提供赛灵思优化库和赛灵思联盟成员提供的备选库。



通过从“single golden source”生成完整的嵌入式应用, SDSoC 可在应用层重构 C/C++ 代码, 便于软件开发人员迭代设计和架构变更, 从而显著缩短在平台上运行工作程序所需的时间。

## 面向平台开发人员的专家级使用模型

SDSoC 可为系统架构师和平台开发人员提供专家级的使用模型。通过将系统级的特性描述和性能分析功能与自动系统连接生成功能完美结合, 该工具可帮助架构师定义、探索并生成各种架构, 为自己的应用平台找到最为理想的设计实现方案, 并传递给嵌入式软件开发人员, 用于在应用平台顶层构建完整的应用。

借助自动系统连接生成功能, 架构师可以快速定义、探索并生成宏系统架构和微系统架构, 用以确定 Zynq 处理系统、存储器和基于可编程逻辑的加速器之间的最佳互联架构。

将赛灵思 Vivado® 设计套件与 SDSoC 结合运用, 可用于创建特定应用平台。该平台创建功能还能够将现有的 RTL 和 IP 配置用作 C 语言可调用的库。这对需要借助设计重用来加快平台开发的团队大有裨益。

SDSoC 可为基于 Zynq 全可编程 SoC 的开发板 (诸如 ZC702、ZC706 等)、第三方和特定市场平台 (BSP) (如 Zedboard、MicroZed 和 ZYBO), 以及视频成像开发套件等提供板支持包 (BSP)。这些 BSP 中包含的元数据可让 SDSoC 进行平台抽象, 以便嵌入式软件开发人员和系统架构师提升生产力, 并加速产品开发进程。

## 结论

SDSoC 开发环境可提供类似 ASSP 的 C/C++ 编程体验, 以提高应用开发、系统架构定义和平台创建的生产效率。SDSoC 结合 Zynq 全可编程 SoC 和 MPSoC, 使嵌入式软件开发人员能够加快智能系统开发进程。

## 下一步:

如需了解 SDSoC 如何优化您的产品开发流程, 请与赛灵思销售代表联系, 或访问: [china.xilinx.com/sdsoc](http://china.xilinx.com/sdsoc)。

如需了解有关 SDx 系列开发环境的更多信息, 敬请访问: [china.xilinx.com/sdx](http://china.xilinx.com/sdx)。

如需了解有关 Zynq 全可编程 SoC 和 MPSoC 系列器件的更多信息, 敬请访问:

<http://china.xilinx.com/products/silicon-devices/soc.html>。