



赛灵思XDF高管简介



Victor Peng
赛灵思全球总裁兼 CEO

Victor Peng 现任赛灵思全球总裁兼 CEO，也是赛灵思董事会成员之一。Peng 先生在业内拥有 30 多年的丰富经验，在 FPGA、SoC、GPU、高性能微处理器和芯片组，以及微处理器 IP 产品等领先技术的定义与营销方面建树颇丰。

Peng 先生于 2018 年 2 月起担任赛灵思 CEO，带领公司以自适应计算加速平台（ACAP）为支撑展开转型，以新技术应对新市场。Peng 先生此前曾担任赛灵思 COO（首席运营官），负责管理全球销售、产品和垂直市场、产品开发以及全球运营和质量工作。在此之前，他曾任赛灵思执行副总裁兼产品总经理，负责公司产品组合和差异化技术的定义、开发与产品市场营销，奠定了连续三代核心产品的市场领先地位，并在集成度和编程模式方面取得了重大行业突破。

加入赛灵思之前，Peng 先生曾担任 AMD 公司图形产品部（GPG）芯片工程副总裁，同时也是 AMD 核心芯片工程团队的主要领导人，负责图形、游戏主机产品、CPU 芯片组和消费者业务等部门。在这之前，Peng 先生还曾任 TZero Technologies、MIPS Technologies、SGI 和 Digital Equipment Corp 的高管及工程领导职位。

Peng 先生拥有 4 项美国专利，并在半导体行业协会和 KLA 公司董事会任职，后者主要为电子行业提供业界领先的设备与服务。Peng 先生拥有纽约伦斯勒理工学院（Rensselaer Polytechnic Institute）电气工程学士学位，以及康奈尔大学（Cornell University）电气工程硕士学位。



Liam Madden

赛灵思执行副总裁兼有线与无线事业部总经理。

Liam Madden 是赛灵思有线与无线事业部（WWG）的掌舵人，负责推动公司通信业务发展，并将赛灵思打造为有线与无线应用的首选平台。Madden 先生领导的 WWG 以赛灵思在 SerDes 技术和数据转换器方面取得的优势为基石，不断推动关键软 IP 发展。Madden 先生主要负责扩展赛灵思通信领域业务，把握通信生态体系壁垒日渐消融的机遇，并加快赛灵思客户产品的上市进程。

自 2008 年加入赛灵思以来，Madden 先生始终负责赛灵思的全部芯片开发、高级封装技术和系统设计工作。在 Madden 先生的坚实引导下，赛灵思凭借大获成功的 28 nm、20 nm 和 16 nm 产品系列奠定了芯片产品领先地位。他还主导推出 28 nm 堆栈技术，引领了业界硅中间层集成多器件的风潮，并因此荣获 2013 年 Semi 大奖。Madden 先生还在赛灵思产品中集成了 Gb/s 数据转换器，提升了 RFSoc 产品系列的特性，推动了 5G 无线电解决方案和相关产品的技术革新。最近，Madden 先生领导发布了赛灵思首款 7nm 产品 Versal——业界首款自适应计算加速平台（ACAP），以及面向数据中心的强大新型加速器卡产品组合 Alveo。

加入赛灵思之前，Madden 先生曾担任 AMD 公司高级研究员，推动了新一代芯片集成方法的。在 Madden 先生精彩的职业生涯中，曾为一系列业内领先的产品做出贡献，包括高性能和低功耗微处理器（DEC 的 Alpha 和 Strongarm）、嵌入式处理器和 IP（MIPS），以及消费类电子产品（微软 Xbox 360）。

Madden 先生拥有都柏林大学（UCD）工程学士学位和康奈尔大学工程硕士学位。他曾在 UCD 担任副教授，在爱尔兰工程师学会担任研究员，同时也是爱尔兰科学基金会的董事会成员。



Salil Raje
赛灵思执行副总裁兼数据中心事业部总经理

Salil Raje 主管赛灵思数据中心事业部（DCG），负责领导由工程、销售及市场人员组成的全球团队专注于数据中心业务，这是业内增速最快的 FPGA 市场。Raje 先生对数据中心事业部愿景充满热忱，勉力帮助顶尖超大规模企业云提供商以赛灵思智能、灵活应变的基础设施提升性能、能效并降低运营成本。

Raje 先生在赛灵思拥有 14 年工作经验，最近曾担任软件和 IP 产品执行副总裁，主管相关战略、设计和执行。他领导推出了 Vivado HLx 和 Sdx 开发环境，使客户能够采用更高级别的抽象流，并为赛灵思在机器学习和视觉应用领域的市场扩展做出了巨大贡献。Raje 先生还推动了 Vivado 设计套件的面世，从而为 FPGA 设计人员带来了 ASIC 级算法和用户界面。赛灵思也因而得以提高客户的生产力，并成为设计工具和 IP 领域的领先品牌。

Raje 先生是赛灵思过去 13 年来的一员干将。在加入赛灵思之前，他曾在 2001 年合伙创立了 Hier Design Inc. 并先后担任 CTO 与 CEO 职位。任职 Hier Design 期间，他曾为 FPGA 设计领域引入了层级设计和设计规划工具 PlanAhead。担任 CEO 期间，他主导了 2004 年 Hier Design 被赛灵思收购。

加入 Hier Design 之前，Raje 先生曾任 Monterey Design Systems 的主管，负责布局和芯片虚拟样机开发技术。他的职业生涯始于纽约 Yorktown Heights 的 IBM T.J.Watson 研究中心，负责高级综合工作。

Raje 先生拥有 IIT Madras 电气工程学士学位，以及西北大学计算机科学硕士和博士学位。他在电子设计工具、ASIC 和 FPGA 设计领域拥有 8 项专利，并撰写了超过 15 篇广受业界认可的研究论文。



Ramine Roane
赛灵思软件与 AI 产品市场营销副总裁

Ramine Roane 现任赛灵思软件与 AI 产品市场营销副总裁。在 2019 赛灵思开发者大（XDF）上，他主导发布了赛灵思用于其 ACAP 和 FPGA 器件的全新统一软件平台 Vitis 以及 Vitis AI，这两个平台对于赛灵思在数据中心和智能边缘应用领域开拓市场至关重要。

对于 2012 年推出的 Vivado 设计套件，Roane 先生同样功不可没。这是一款现代电子设计自动化（EDA）工具。赛灵思以此为依托，在硬件可编程领域奠定了坚实的软件基础。

Roane 先生于 2010 年加入赛灵思，此前曾在多家大型软件公司和 FPGA 初创企业担任管理和软件架构工作。

他拥有法国格勒诺布尔国家理工学院（INPG）电子工程和计算机科学硕士学位。



Dan Isaacs
赛灵思汽车战略与客户市场营销总监

Dan Isaacs 现任赛灵思汽车战略与客户市场营销总监。加入赛灵思之前，他曾在福特、伟世通和 NEC 等企业任职。他为赛灵思汽车领域工作带来了超过 15 年的深厚经验，并与 OEM、一级供应商和生态体系内各企业开展密切合作。

Dan 是汽车课题组的代理联席主席，并担任工业互联网联盟的赛灵思代表。他还是一名成功的演说家，曾参与多个全球思想领袖会议，并为工业互联网联盟世界论坛、IIoT 全球大会、Embedded World、嵌入式系统和众多 FPGA 活动发表主题演讲和主持研讨会。

在他精彩的职业生涯中，Isaacs 先生一直担任软件设计、FPGA 设计工程、系统工程、系统验证、应用和其他技术相关的管理职位。他拥有计算机工程和地球物理学学位。